

## シリコンウェーハの特徴

シリコンウェーハは、半導体チップを支える基板として重要な役割を担っています。また、回路の性能確保のため、**ウェーハには非常に高い水準の品質や特性**が求められています。

## ✓ 高品質で高品位な半導体基板

シリコンウェーハは、ウェーハ基板とかシリコン基板などともいわれるように、半導体チップを支える支持基板としての役割を果たしています。

同時に、その品質や特性は、ウェーハ上に形成される回路の性能やチップの製造歩留まりを左右するため、**高品質で高品位**であることが欠かせません。パーティクル（微細粒子）がウェーハ表面に付着していない、高いクリーン度（清浄度）や、ウェーハ表面の平坦度（フラットネスといいます）、さらにウェーハ表層の欠陥密度の低さなどが厳しく求められます。

また、半導体製造では、チップ性能や製造歩留まりに影響を及ぼすゲッタリング領域（金属不純物を捕集するための領域）をウェーハ内部や裏面に形成します。この**ゲッタリング能力の高さも重要**になります。

## ✓ “イレブンナイン”の超高純度なシリコンを原料に

シリコンウェーハの製造には、半導体グレードと呼ばれる、99.99999999%（“イレブンナイン”、11N）と非常に**純度が高い金属シリコンを原材料**に用います。これを還元・精留して製造した多結晶シリコンを溶かして**単結晶のインゴット（金属の塊）を生成**し、さらに薄くスライスし、精密に研磨してウェーハに仕上げます（20ページ参照）。

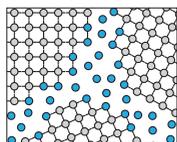
単結晶シリコンは結晶軸の方向が一定なので、多結晶シリコンと比べ、ウェーハ上に回路を形成したときに電子移動度が高められ、トランジスタ特性のばらつきが生じにくくなるため、これがウェーハの材料に使われる大きな要因となっています。

## 精留

精留とは、構成元素の分離効果を高める蒸留法（液体の混合物を各成分に分離する方法）のことです。

## 多結晶

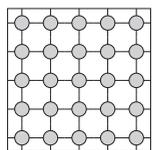
多結晶とは複数の単結晶で構成されること（またはその物体）を指します。多くの金属やセラミックスが該当し、結晶軸の方向は一定ではない（結晶の配置が不規則な）状態になっています。



イメージ図

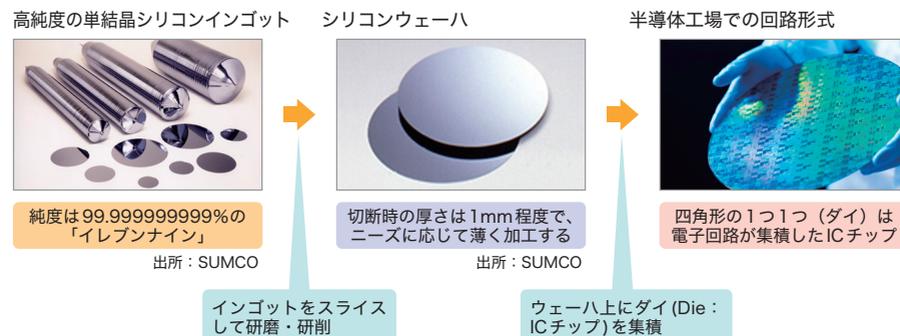
## 単結晶

単結晶とは、結晶軸（結晶面の方向や対称性を示す座標の軸）の方向が一定で、規則正しく配列している構造のものを指します。

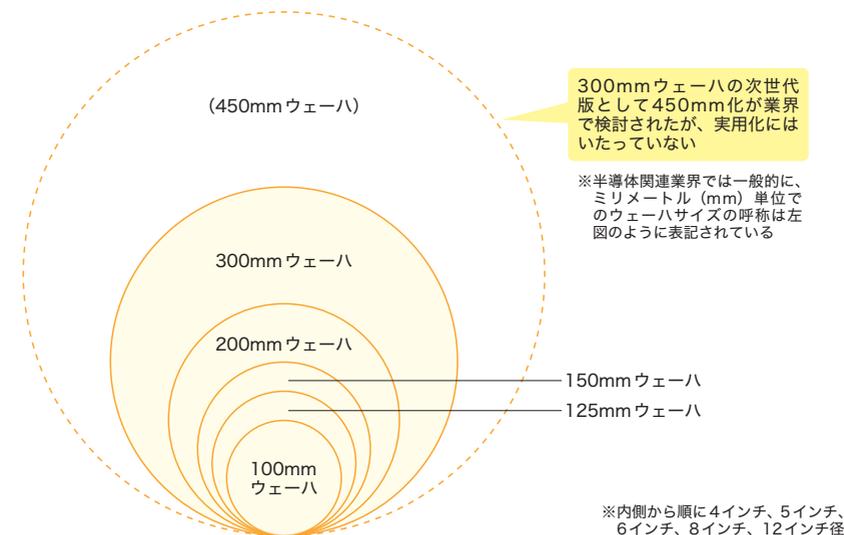


イメージ図

## シリコンウェーハは半導体を支えるバックボーン



## 市場で使われている主なウェーハサイズ（直径）



## 半導体の素材を扱う企業

世界市場でシリコンウェーハを製造・販売している大手メーカーは現在、5社程度に集約されました。研究開発・設備投資費用の負担増もあり、さらなる寡占化が進むかもしれません。

## ✓ 微細化と大口径化に対応

半導体の進化を支えてきたのは、大規模な集積回路を実現するために回路の線幅を狭めてチップサイズを小型化する**微細化（微細加工技術ともいいます）**であり、当然、それに対応した高品質で高機能なシリコンウェーハが強く求められています。また、半導体需要の拡大とともに**ウェーハの大口径化**が進み、現在は300mmウェーハと呼ばれる、**直径30cmの基板が主流**になっています。かつて半導体用シリコンウェーハ業界には多くの企業が参入していましたが、これらのニーズに対応した技術開発や設備投資コストの増大もあり、現在は5社程度まで集約されました。

## ✓ 世界市場は2兆円弱

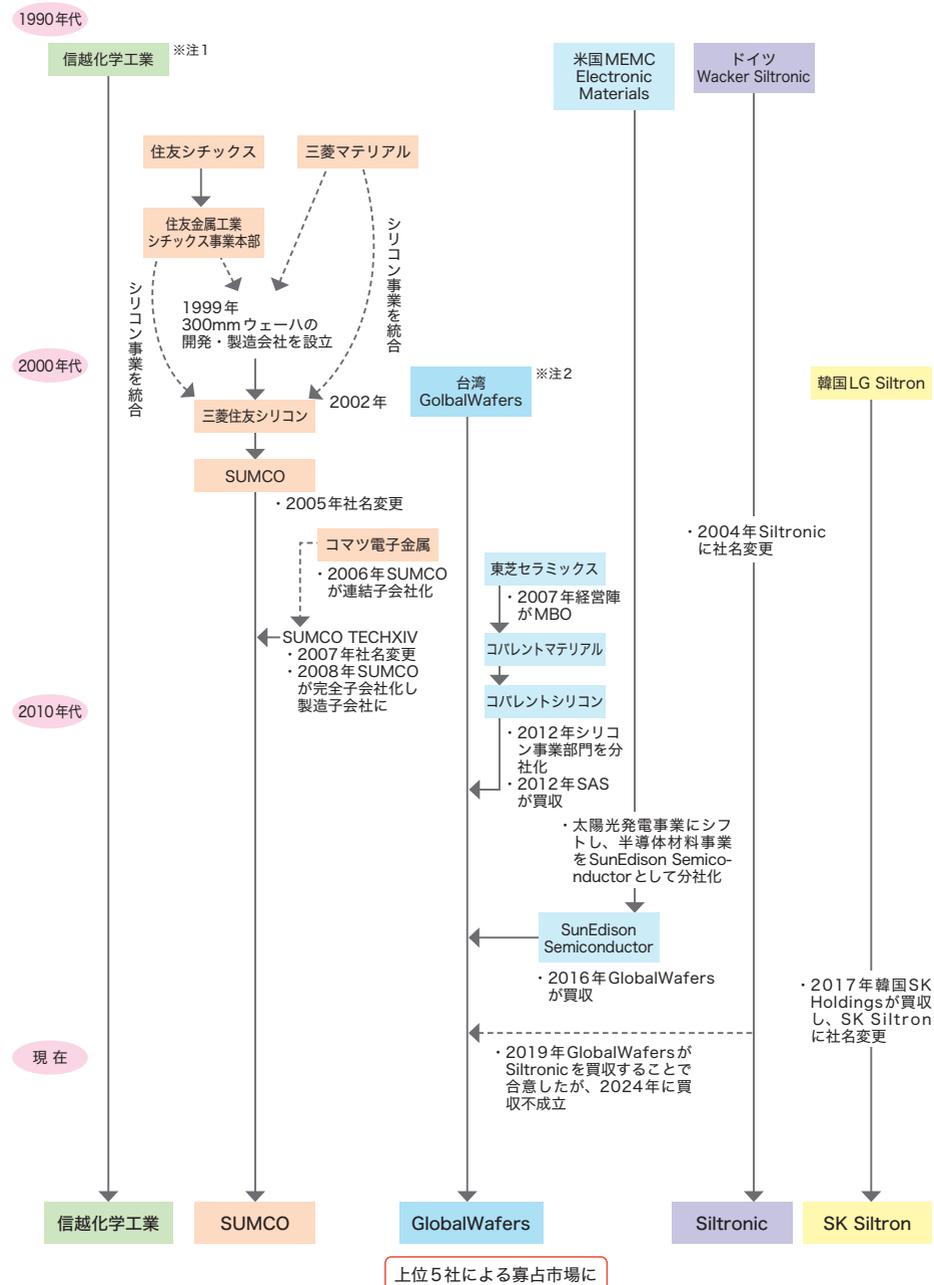
半導体製造装置・材料の業界団体であるSEMI（国際半導体製造装置・材料協会）によると、2023年のシリコンウェーハの世界市場は、2022年後半からの半導体需要の軟化を受けて、前年比10.9%減の123億ドル（1ドル＝150円換算で約1兆8500億円）となりました。出荷面積ベースでは前年比14.3%減の126億200万平方インチ（約813万m<sup>2</sup>）でした。東京ドームに換算して173個程度の広さに相当する量のウェーハが出荷されたことになります。

なお、シリコン以外の化合物半導体については、市場規模がシリコン半導体と比べて圧倒的に小さく、直径4インチ（100mm）以下の小口径ウェーハも多く使われています。ただ、**炭化ケイ素（SiC）を用いた高効率なパワー半導体**など、需要が見込まれる分野では大口径化が進みつつあります。

## 化合物半導体ウェーハメーカー

化合物半導体ウェーハ市場に参入している主な企業は、住友電気工業、JX金属、住友化学、信越化学工業、DOWAエレクトロニクス、三菱ケミカル、米国のAXT、英国のIQEやWafer Technologyなどです。

## シリコンウェーハ業界の再編



※注1：半導体用ウェーハ事業は製造・販売子会社の信越半導体が担当。  
 ※注2：台湾 Sino-American Silicon Products (SAS) の半導体事業部門が分社化。現在はSASが約51%を出資している。  
 参考文献：新金属協会シリコン部会およびウェーハメーカー各社のWebページを基に作成

## シリコンが半導体になるまで

半導体製造のフローは、**前工程**と**後工程**に大別されます。前工程では素子と配線をウェーハ上に作り込み、出来上がったチップを後工程で個別に切断・封止しパッケージ化します。

## ✓ ウェーハ上で回路を形成する前工程

前工程は**ウェーハプロセス (Wafer Process)**とも呼ばれ、シリコンウェーハ上に回路を形成し、多数のチップを作り込むプロセスを指します。後工程は**組立・検査 (Assembly and Test)**または**組立**ともいい、ウェーハ上のチップを切断し、それぞれのチップに接続端子を付けて樹脂などで封止し保護するパッケージングを行います。

前工程のうち、**素子形成工程**では多数の素子をウェーハ上に作り込み、その後の**配線形成工程**でこれらの素子を接続するための配線を作製します。CPUのような大規模な集積回路は、数百億個を超える素子が敷き詰められ、その上に十数層の配線が積層される多層配線構造となっています。

前工程の基本的なプロセスは、ウェーハ洗浄、成膜、リソグラフィ、エッチング、イオン注入・熱処理、平坦化、検査であり、これらを繰り返して回路を形成していきます。

## ✓ 後工程で個別のチップに切断しパッケージング

後工程では前工程が完了したウェーハを受け取ってチップを個片化する**ダイシング**、接続端子に接続するための**ダイボンディング**および**ワイヤボンディング**、**樹脂封止 (モールドイング)**などの組立工程を経て半導体パッケージの状態を作り、さらに機能や信頼性試験などを行い、梱包・出荷となります。

半導体製造工程は非常に複雑であり、前工程や後工程を専門に手掛ける受託製造会社を活用するケースも多くみられます。こうした、別の会社が製造を担当する「**水平分業体制**」が構築されているのが半導体業界の大きな特徴の1つとなっています。

## 成膜

成膜とは、半導体素子や配線を形成するため、さまざまな材料を用いた薄膜を作製することです。たとえば、素子とその上にある配線を接続する前に、両者の間にシリコン系の材料でできた絶縁性の層(絶縁膜)を形成します。

## リソグラフィ

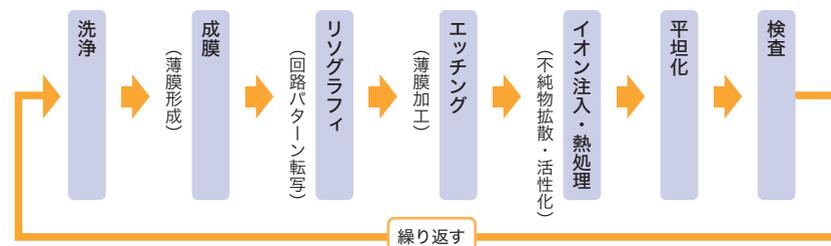
リソグラフィは、微細な回路パターンが描画されたフォトマスク(原版)を用い、カメラの写真撮影の原理を生かして回路パターンをウェーハ上に転写することです。

## エッチング

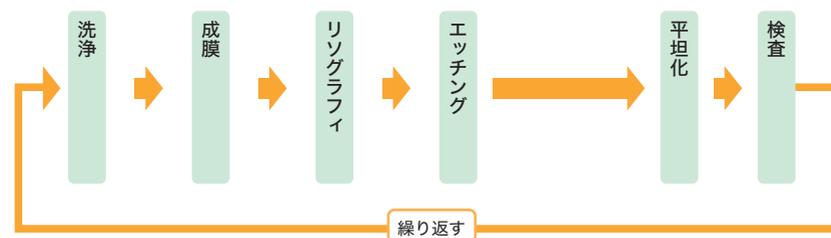
エッチングは所望の形状を作り出す加工技術の1つで、前工程では成膜を経て微細な回路パターンを転写した後、これを所望のパターンに加工すること(薄膜加工)を指します。

## ▶▶ 前工程：ウェーハ上で基本プロセスを繰り返す

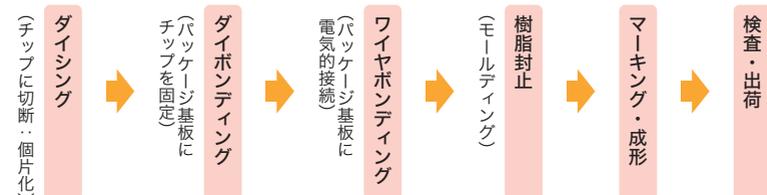
## 素子形成工程 (フロントエンド)



## 配線形成工程 (バックエンド)

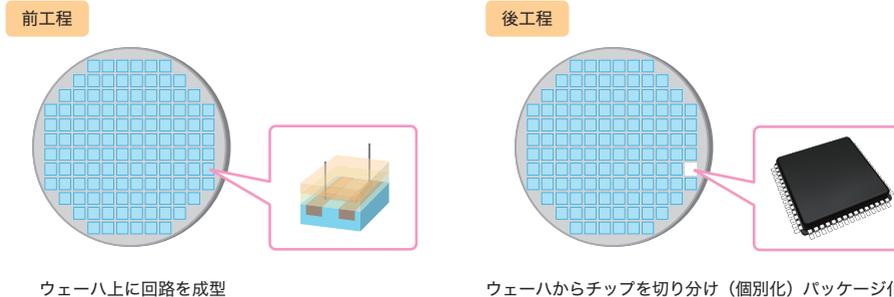


## ▶▶ 後工程：ウェーハを切断し各チップをパッケージに



\*主にリードフレームタイプの例

## ▶▶ 前工程と後工程のイメージ



ウェーハ上に回路を成型

ウェーハからチップを切り分け (個別化) パッケージ化

参考文献：SEAJのWebページ、Semiジャーナル、「図解入門よくわかる最新半導体プロセスの基本と仕組み」などを基に作成

関連用語 水平分業(体制) (P.46)、素子形成工程 (P.34、36)、配線形成工程 (P.38)

## 配線形成工程

前工程の後半部分である配線形成工程では、素子を電気的に接続するための配線を作り込みます。大規模な集積回路では、材料に銅 (Cu) を用いた多層配線構造が採用されています。

### ✓ 大規模回路では多層配線構造をとる

素子形成工程で作られた素子は、配線で電気的に接続されて初めて動作できます。とくに、パソコンやサーバーなどに使われるCPUのような大規模な論理回路（ロジックデバイス）になると、数百億個を超えるトランジスタが敷き詰められており、これをつなぐ配線も非常に長くなります。このため、トランジスタを形成した後、その上部に絶縁膜を挟みながら何層も配線を重ね、接続用の穴をあけて導通させる**多層配線構造**をとっています。

配線形成工程も、洗浄、成膜、リソグラフィ、エッチング、平坦化、検査といった基本プロセスを繰り返しますが、イオン注入・熱処理（不純物拡散・活性化）は素子形成にのみ必要な工程で、配線形成工程では実施しません。

### ✓ 銅配線の形成技術で鍵となる、電解めっき、CMP

先端分野のメモリやロジック半導体への高速演算処理の要求が高まり、それまで配線材料に使われていたアルミニウム (Al) では限界が生じてきたため、1990年代後半以降、配線材料が、**より電気抵抗が低い銅 (Cu)** に切り替わりました。従来は、真空めっき技術の一種であるスパッタリング技術が多く使われていましたが、銅配線では、電気分解による化学反応を利用して薄膜を形成する**電解めっき技術が主流**になりました。層間絶縁膜には比誘電率が低く、電気が流れにくい材料を用いて絶縁性を高め、電気をさらに流れやすくしています。

併せて、各層を平坦化する研磨技術の重要性が一段と増しました。現在、**砥粒**を含有した研磨剤を流しながら機械的な研磨を行う**CMP技術**が採用されています。

## めっき

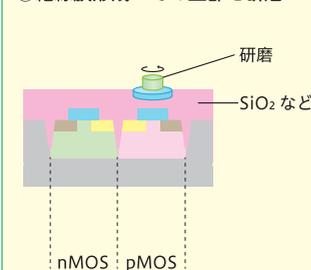
めっきは表面処理の一種で、金属または非金属の表面に金属の薄膜を形成する技術全般を指します。薬品による化学反応を利用する無電解めっき、電気分解による化学反応を利用する電解めっき、真空チャンバー内で処理を行う真空めっきなど、さまざまな製法があります（126ページ参照）。

## CMP

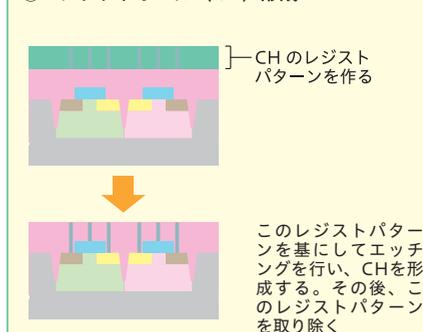
CMPとは、Chemical Mechanical Polishing（化学機械研磨）の略称で、薬液（Chemical）と研磨材とで機械的（Mechanical）にウェーハの表面を磨く（Polishing）技術です。

## ▶▶ CMOSトランジスタの配線形成工程（銅を用いた多層配線）

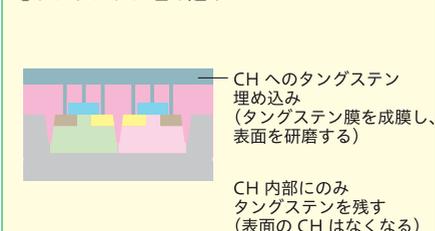
## ① 絶縁膜形成+その上部を研磨



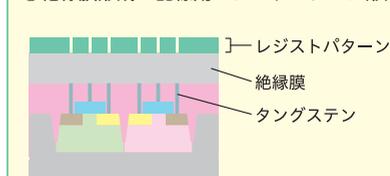
## ② コンタクトホール (CH) 形成



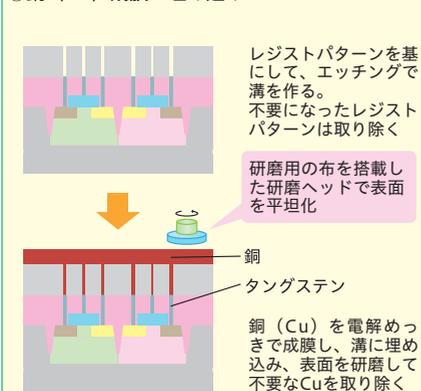
## ③ タングステン埋め込み



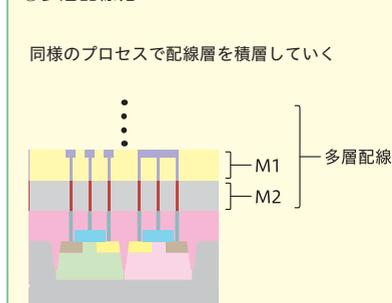
## ④ 絶縁膜形成+配線用レジストパターン形成



## ⑤ 銅 (Cu) 成膜・埋め込み



## ⑥ 多層配線化



参考文献：Semiジャーナル、「図解入門よくわかる最新半導体プロセスの基本と仕組み」、「半導体テクノロジー大全」などを基に作成

## 等方性・異方性エッチング

エッチングには全方向で処理が進む**等方性**と、一方向のみで進行する**異方性**があります。ドライエッチングは後者で、縦方向の直進性を促進し、横方向は抑制することが重要になります。

### ✓ 等方性エッチングは形状が厳しくない用途で活用

**等方性エッチング**とは、エッチングの反応が縦横の全方向で進むプロセスで、**ウェットエッチング**が該当します。

ただ、反応速度が速いと、レジストの下の部分まで削られてしまう**アンダーカット**と呼ばれる現象が生じてしまい、設計どおりのパターン形状が得られなくなります。微細化に伴い、レジストと被エッチング膜とのパターン寸法の忠実度が強く要求され、ウェットエッチングの出番は減少しました。ただ、不要になった薄膜を取り除くといった、パターン形状への厳しい要求が求められる用途では引き続き活用されています。

### ✓ 縦方向の直進性を促進し、横方向は抑制する

異方性エッチングは、エッチングの反応速度を遅くすることで一方向（垂直方向）に反応が進むプロセスで、**ドライエッチング**が該当します。また、被エッチング膜との反応でできた堆積物などが側壁を保護する役割を担い、**横方向（水平方向）へのエッチングを抑制**するため、アンダーカット現象が生じません。

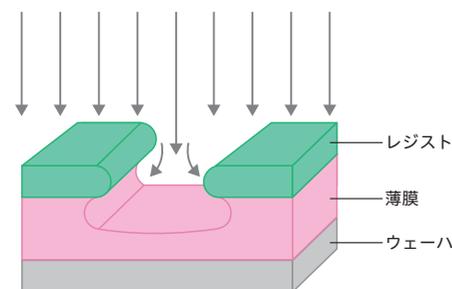
たとえば、絶縁膜に多く使われているシリコン酸化膜（ $\text{SiO}_2$ ）をエッチングする場合、シリコンと酸素の結合（ $\text{Si-O}$ 結合）を切断するために、酸素と結びつきやすい炭素（C）を含むガスが多く使われます。この炭素原子は、レジストなど $\text{SiO}_2$ 膜以外の表面に残留することで高い選択比を実現するほか、側壁部分に等方性エッチングを抑制する保護膜を形成します。

ウェットエッチングでも、反応速度を遅くすれば異方性エッチングを実現可能ですが、エッチング液の特性や種類、濃度、温度などさまざまな管理が必要で、手間やコストがかかります。

#### アンダーカット

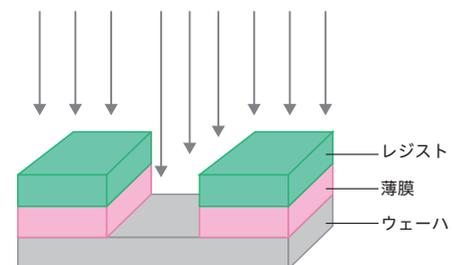
アンダーカットとは、全方向にエッチングの反応が進む等方性エッチングにおいて、対象となる材料の表面に近い箇所では反応が始まった際に、表面に形成されているレジストの下の部分まで削ってしまう現象です。反応速度が速い場合に生じます。

### ≫ 等方性エッチング（主にウェットエッチング）



反応速度が速いと全方向でエッチングが生じたときにアンダーカットが生じる！

### ≫ 異方性エッチング（ドライエッチング）



垂直方向のみエッチングを行うので、アンダーカットが生じない

反応中に側壁を保護することで直進性を確保

参考文献：Semiジャーナル、「図解入門よくわかる最新半導体プロセスの基本と仕組み」、「図解即戦力 半導体業界の製造工程とビジネスがしっかりわかる教科書」などを基に作成

#### ONE POINT

### 先端リソグラフィでエッチングの出番が増加

先端プロセスの多くは**ArF液浸露光とダブル/マルチパターニング技術の併用により微細化を実現**しています（62ページ参照）。たとえば、ダブルパターニング技術の1つである**LELE（Litho-Etch Litho-Etch）**は、パターンの位置を少しずらしながら露光とエッチングを2回繰り返すことで、パターン密度を増やす方法です。

ダブル/マルチパターニング技術は、エッチング工程から見ると、ドライエッチングの回数が単純に2回以上増えることになります。ただ、先端分野の半導体工場では使われている枚葉式ドライエッチング装置のスループットを考慮すると、ArF液浸露光とダブル/マルチパターニング技術を併用しつつ生産性を確保するには、ドライエッチング装置の台数をもっと増やす必要があるとして、同装置の需要が急激に増加したとみられ、エッチング装置メーカーの業績拡大に大きく寄与したようです。

今後、EUVリソグラフィが主流になっても、**さらなる微細化の追求の一手段として、ダブル/マルチパターニング技術の併用が進む**とみられ、今後もそうした先端分野では、引き続きエッチング装置の需要が安定して推移するものと予想されます。

## 洗浄・乾燥装置とメーカー

半導体工場では、生産性が高いバッチ式のウェットステーションが多く使われています。一方、枚葉式スピン洗浄装置は、プロセスに応じて柔軟性が高いのが特徴です。

### ✓ 装置構成が大型化しやすいウェットステーション

#### 複槽式

複槽式とは、さまざまな薬液に対応した薬液槽やリンス槽をいくつか組み合わせ、連続処理を可能にした洗浄方式です。一般的にバッチ式のウェットステーションで採用されています。

ウェット洗浄装置は、スループットが高いバッチ処理で、リンスや各種の洗浄槽を順に連続して組み合わせた複槽式のウェットステーションが多く使われています。成膜前洗浄のような厳しい洗浄度が要求される工程では、単槽でリンスと洗浄を行えるワンバス型もあります。

洗浄工程では、プロセスごとに適した濃度の洗浄液が使われるので、個々の洗浄槽もそれぞれ専用槽となり、別のプロセス条件が必要になれば、洗浄槽も別に用意が必要です。このため装置が大型化し、洗浄液や純水の使用量も増大するのが課題です。また、洗浄液は一定の濃度で何度も繰り返し循環して使われるので、濃度管理も欠かせません。

同一チャンバ内で洗浄・リンス・乾燥を行えるバッチ式スプレー洗浄装置は、コンパクトな大きさで、装置構成の柔軟性も高い反面、薬液循環システムが複雑という課題があります。

### ✓ プロセスの用途に最適化しやすい枚葉式装置

#### スピン洗浄装置

スピン洗浄装置とは、ウェーハを高速で回転させながら洗浄液を吹き付けるスプレー方式により、ウェーハ上の付着物や微粒子などを取り除く装置です。枚葉式の洗浄装置に採用されており、特殊なブラシを用いたスクラブ洗浄などと組み合わせることも可能です。

枚葉式洗浄装置は、さまざまな洗浄液に柔軟に対応でき、プロセスの用途によって最適化しやすいスピン洗浄装置が多くの用途で使われています。省スペースの装置で洗浄液や純水を効率的に使用できるほか、超音波洗浄や薬液洗浄モジュールを組み合わせるなどの柔軟性を備えています。

洗浄・乾燥装置市場には多数のメーカーが参入しており、日本メーカーではSCREENセミコンダクターソリューションズをはじめ、東京エレクトロン、カイジョー、タツモ、芝浦メカトロニクス、ジェイ・イー・ティなどが事業展開しています。

### ≫ ウェットステーションの例



洗浄・リンス槽と乾燥ユニットを連結

ウェットステーション「FC-3100」  
出所：SCREENセミコンダクターソリューションズ

### ≫ 枚葉式洗浄装置の例



マルチチャンバ式で複数処理を可能に

枚葉式洗浄装置「SU-3400」  
出所：SCREENセミコンダクターソリューションズ



枚葉式全自動エアゾル枚葉洗浄装置

枚葉式洗浄装置「cellesta™-i」  
出所：東京エレクトロン

## 熱処理装置とメーカー

バッチ式の縦型炉は、炉心管の外部からウェーハを一括で加熱する方式です。枚葉式のRTP/RTA装置は短時間での加熱が可能で、イオン注入後の結晶化などで採用が拡大しています。

### ✓ 治具にウェーハを多数乗せて加熱

代表的な熱処理装置の基本構造を右ページに示します。バッチ式熱処理装置の代表格である縦型炉は**ホットウォール型**ともいわれ、**籠状の形をした治具（石英ポート）にウェーハを多数乗せた状態で、炉心管の外部から加熱するしくみ**です。電気ヒータで加熱するため**電気炉**ともいいます。

多数のウェーハ全体を均一な温度で処理する必要があるため、ポートの両端にダミーウェーハを用意して炉内の温度均一性を確保しています。当初は炉心管が横になっている横型炉が使われていましたが、石英ポートが炉壁に接触してパーティクルの要因になったり、ウェーハを出し入れする際に外気が炉内に入り、炉内の酸素濃度の制御が難しかったりするなどの理由から、そうした影響が小さい縦型炉に切り替わっていきました。

### ✓ 多数の赤外線ランプを使用して急速に加熱

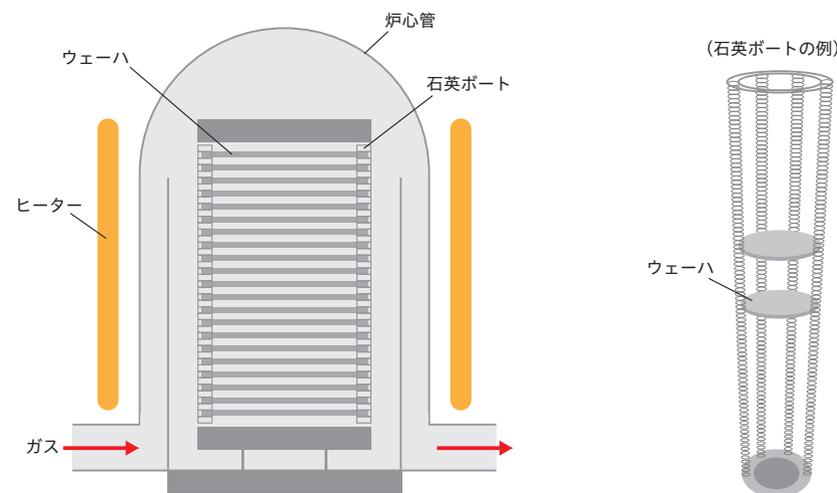
枚葉式のRTP/RTA装置は、**多数の赤外線ランプを使用してチャンバ内でウェーハを加熱する構造**を採用しています。数秒から数十秒程度の加熱時間で1000°C前後へと急速な温度上昇や下降が可能で、とくにイオン注入後の結晶化や不純物の活性化といったアニール処理に使用するRTA装置は、極めて短時間で加熱できるため、バッチ処理から枚葉処理に切り替わってきています。

熱処理装置メーカーでは、**KOKUSAI ELECTRIC（旧・日立国際電気）、ジェイテクトサーモシステム（旧・光洋サーモシステム）、アドバンス理工（旧・アルバック理工）、米国のMattson Technology、Applied Materials**などが参入し、それぞれ独自の縦型炉やRTP/RTA装置をラインナップして展開しています。

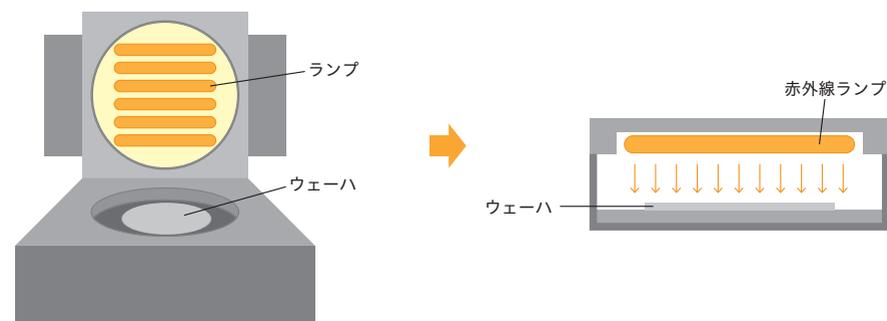
#### 石英ポート

石英ポートとは、ウェーハを保持する治具となる石英ガラス製のポート型容器のことです。耐熱性や耐薬品性、耐久性が高く、高精度な加工も可能で、縦型炉などの熱処理装置に採用されています。

### ≫ 縦型炉の基本構造



### ≫ RTP/RTA装置の基本構造



(チャンバ部のイメージ)

参考文献：Semiジャーナル、ものづくりサイエンスナビ、「半導体テクノロジー大全」などを基に作成



赤外線ランプ加熱装置 出所：アドバンス理工

## Cu / Low-kプロセス①

電解めっきは、Cuを配線材料とする多層配線におけるCu埋め込み技術として使われています。効率よく成膜ができる一方で、めっき液の濃度管理などが重要になります。

## ✓ Cu埋め込みを行う電解めっき

## めっき

めっきは、金属や非金属の表面に金属の薄膜を密着させる表面加工技術です。腐食を防止する防食や装飾などに使われているほか、導電性や熱伝導率を高めるなど新たな機能の付加という役割もあります。

配線材料に銅 (Cu) を用いる多層配線の中核となるプロセスは、**上層と下層を電気的に接続する穴 (ビアホール) と配線の溝を連続的に加工して、同時にCuを埋め込むデュアルダマシニング法**です。その大きな特徴は、①電解めっきによるCu埋め込み、②低誘電率の絶縁膜、③CMPによる平坦化が挙げられます。

①については、Cuの拡散を防止するバリア層 (バリアメタル) と電解めっきの電極部となるCuシード層を形成した後、電解めっきでCuを埋め込んで平坦化します。

**電解めっき (電気めっきともいいます) は、電解質のめっき液を用いて表面処理を行う方法**です。めっき材料を陽極、基板などの対象物を陰極に取り付けて電気を流すと、金属イオンが陽極から陰極に移動し、対象物の表面にめっきができるしくみです。

## ✓ 微細で複雑な形状への適用には向かない

電解めっき装置は、電解槽の中にめっき液 (主成分は硫酸銅) を入れて、**Cuとウェーハを漬けた状態で電気を流し、Cu埋め込みを行います**。このとき、必要以上の厚さでめっき処理が進むオーバープレートングを抑えるために添加剤を追加するなど、**めっき液の濃度や温度管理をきちんと行う**必要があります。

## 真空プロセス

真空プロセスとは、通常の大気圧よりも低い圧力の気体で満たされた空間で行われるプロセスのことです。成膜技術の多くは超高真空状態で行われます。

真空プロセスに比べ、処理時間が比較的短く、作業が容易で、さまざまな金属材料に対応可能な成膜法ですが、複雑な形状や、均一な厚さのめっきがしにくいことなどが課題です。とくに7nm世代ぐらいの先端プロセス以降は、複雑で微細な形状への適用が難しくなり、熱を加えてCuを埋め込むリフロープロセスが使われるようになっていきます。

## Cu配線プロセスへの電解めっきの応用

## Cu配線プロセス

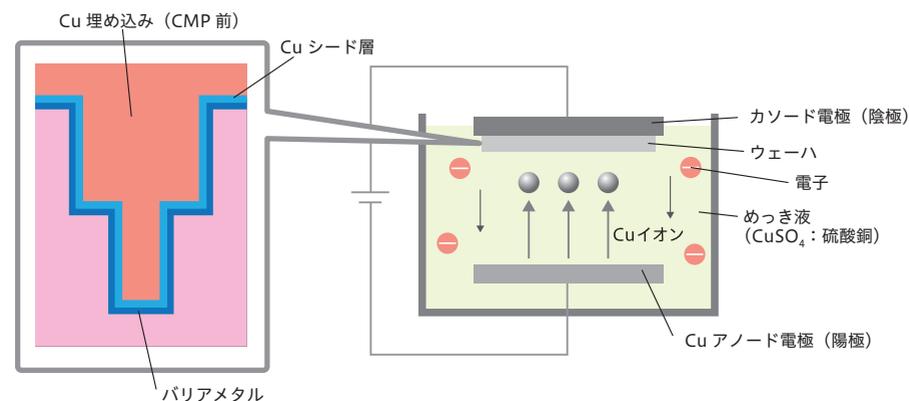


デュアルダマシニング法を採用

大きな特徴

- ①電解めっきによるCuの埋め込み
- ②低誘電率 (Low-k) の層間絶縁膜
- ③CMPによる平坦化 (第8章参照)

## ●電解めっきの原理

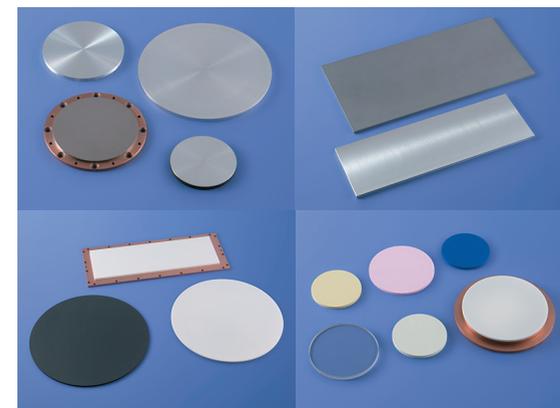


参考文献：京セラ、SCREEN Semiconductor Solutions、清川メッキ工業のWebページ、「図解入門よくわかる最新半導体プロセスの基本と仕組み」などを基に作成

## ONE POINT

## スパッタリングターゲット材とは？

124ページで説明したとおり、スパッタリング法では、不活性ガスであるアルゴンイオンなどを成膜材料に超高速で衝突させて、成膜材料から飛び出した分子が基板などに付着・堆積して薄膜を形成します。この成膜材料が**スパッタリングターゲット材**です。半導体向けには円盤形状のものが多く使われています。



出所：高純度化学研究所

## パッケージング関連材料

パッケージング工程では、パッケージの種類や用途に応じてさまざまな材料が使われています。日系企業が強い分野であり、多様なニーズにこたえる先端材料の開発が進められています。

### ✓ 金ワイヤから銅ワイヤへ使用比率が逆転

#### モールド樹脂

モールド樹脂とは、半導体パッケージの樹脂封止工程において、金型（モールド金型とも呼びます）を用いて成形する際に使われる封止材料をいいます。一定の温度までは加熱すると熔融し、いったん硬化すると再び軟化・熔融しない熱硬化性樹脂（主にエポキシ樹脂）が広く使われています。

#### パラジウム

パラジウム (Pd) は耐腐食性があり、比較的加工しやすい貴金属で、半導体用途ではボンディングワイヤに活用されています。また、装飾品や自動車用触媒、歯科治療（銀歯）にも使われています。

パッケージング工程では、**パッケージ基板やボンディングワイヤ、封止材（主にモールド樹脂、アンダーフィル）、ダイシングテープ、ダイボンディングフィルム**などさまざまな材料が用いられています。

パッケージ基板市場では、**新光電気工業、イビデン、京セラ、パナソニックインダストリー、TOPPAN、大日本印刷**などが展開しています。とくに先端パッケージ向けでは、薄型・小型化、基板のそりの低減、基板の大面积化、熱などの応力への対応などさまざまな要求に向けた製品の開発が進められています。

ボンディングワイヤでも、ワイヤの太さやループ形状に対する寸法安定性などへの要求はさまざまです。従来、導電性や接続信頼性の面から金線 (Au) が主流でしたが、2007年以降、**パラジウム (Pd) を被覆した銅線 (Cu)** が実用化され、高い接合性・耐腐食性と大幅なコストダウンの両立が実現可能になり、価格高騰が進む金線とのシェアが逆転しています。ボンディングワイヤ市場では、**田中貴金属グループ**や**日鉄マイクロメタル**、**タツタ電線**などが高いシェアを持っています。

### ✓ 基板のそり低減、放熱性などが重要

封止材は、電気的絶縁性、耐熱性・耐薬品性が高く、機械的強度や寸法安定性に優れる**熱硬化型のエポキシ樹脂を主剤**とし、高い熱伝導性を持つ充填剤（フィラー）を混合しており、用途に応じて、強度や流動性、硬化性、高い放熱性やそりへの対応などが求められています。封止材に関しては、**住友ベークライト**、**レゾナック**、**信越化学工業**、**日東電工**などが参入しています。

### 》さまざまなパッケージング材料



高純度銅ボンディングワイヤ。高純度銅（6N）を原料としており不純物が少ないため、パワー半導体の高性能と高信頼性を実現している  
出所：タツタ電線



高純度銀ボンディングワイヤ。金ワイヤより低抵抗でありながら高い信頼特性と大幅なコストダウンで市場拡大を実現している  
出所：タツタ電線



高純度銅をベースとした銅合金ワイヤ。パッドダメージを軽減しALスプラッシュを抑えた高信頼性と耐腐食性、接合性を実現している  
出所：タツタ電線



金・合金ボンディングワイヤ。化学的安定性と優れた導電性を備え、狭ピッチ、低ループ対応などの機能を実現する  
出所：田中貴金属工業



半導体封止用エポキシ樹脂成形材料「スミコン® EME」。環境対応型として、フロム系およびアンチモン系の難燃剤を使用せず、難燃性規格 UL-94 V-0 を達成している  
出所：住友ベークライト

関連用語 アンダーフィル(材) (P.170)、ダイシング(用) テープ(P.162)、ダイボンディングフィルム(P.166)

## 検査・測定・試験の関連部材

検査・測定・試験装置の主要部材のうち、存在感が大きいのが**プローブカード**です。ウェーハテストに用いる**治具**であり、接続信頼性が非常に重要になります。

### ✓ カンチレバー方式とアドバンスプローブカード

プローブカードは、ウェーハプローバや、テストのパフォーマンスボードに取り付けられ、テストとウェーハ上のチップの電極を接続する役割を持ちます。プローブカードのプローブ針（探針）がチップ電極に接触し、テストで試験を行って良否を判定します。

もっとも汎用的な**カンチレバー方式のプローブカード**では、プローブ針をチップの電極に押し当てたときに、電極パッド面の酸化膜層にわずかな擦り痕（スクラブ）が生じることで金属面どうしが接触します。これに対し、昨今は、マイクロマシン/MEMS技術やリソグラフィ技術を用いて加工した、微細で複雑な形状のプローブ針を採用するなど、高性能なアドバンスプローブカードが製品化されています。プローブ針を垂直方向に配置した垂直型プローブカードでは、スクラブが少なく、針の位置ずれが起きにくいこと、電極の配置が複雑なチップにも容易に対応できるなどの特徴があります。同市場では**日本マイクロニクス**や**日本電子材料**、米国の**FormFactor**などがそれぞれ独自製品を開発、ラインナップしています。

### ✓ テストソケットでも接続信頼性が重要

パッケージテストやバーンインテストの治具である**テストソケット**では、**山一電機**や**ニッパツ（日本発条）**などが参入しています。テストソケットにもさまざまなパッケージ形態や種類に応じた形状があり、接触の安定性（接続信頼性）、耐久性、コスト対応などが求められます。接触部に多く使われているのは特殊なばねを用いたスプリング方式ですが、放熱性や大電流測定への対応を図った構造を備えたものなども開発されています。

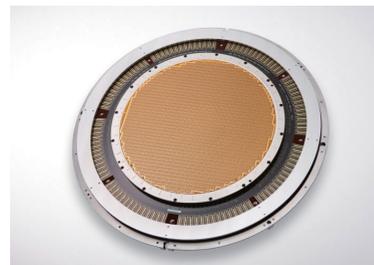
#### カンチレバー方式

カンチレバー方式は、建築物において支持部材の一端が固定されている片持ち梁（カンチレバー）の形状を備えたプローブ針を使用した方式を指します。

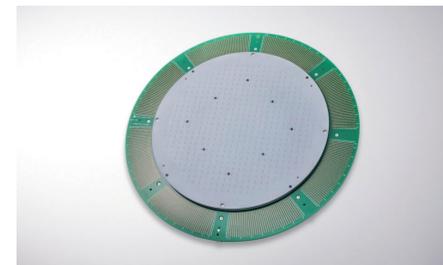
#### マイクロマシン/MEMS技術

MEMS（Micro Electro-Mechanical System、微小電気機械システム）は、可動する機械部分を含んだ半導体、またはそれを製造する技術全般を指します。マイクロマシンは超小型の機械システムの総称で、マイクロマシン/MEMS技術という場合は、ほぼ同義語の技術全般を指す場合が多いです。

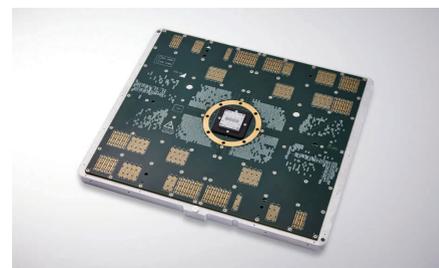
### ▶▶ さまざまな試験治具（プローブカード、テストソケット）の例



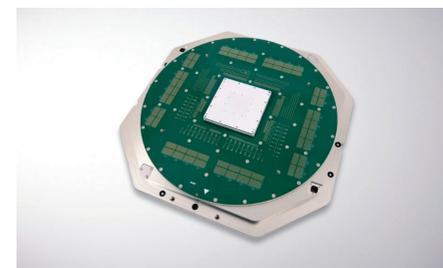
高性能プローブカード「U-Probe」。1枚のウェーハに対し1回のコンタクトで検査が可能  
出所：日本マイクロニクス



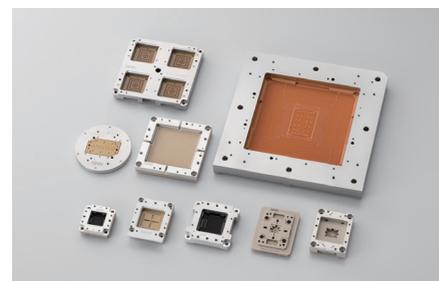
垂直型スプリングタイプのプローブカード「SP-Probe」。NAND型フラッシュメモリの300mmウェーハの一括測定やWL-CSPの測定に適している  
出所：日本マイクロニクス



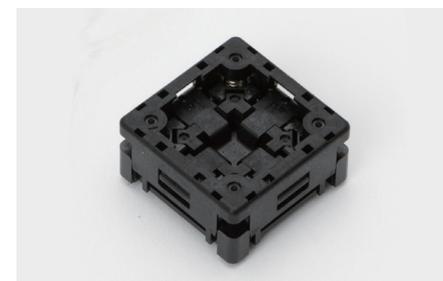
MEMSプローブを使用した垂直型スプリングタイプのプローブカード「MEMS-SP」。CPU、SoCなどのフリップチップタイプのテストに最適  
出所：日本マイクロニクス



MEMSプロセスを使用した角型ニードルタイプのプローブカード「MEMS-V」。大面積プロービングエリアでの高低温試験にも対応可能  
出所：日本マイクロニクス



周波帯、温度、荷重特性など要求仕様に合わせたテストソケットを提供。さまざまなタイプの半導体の最終検査に使用される  
出所：ニッパツ



バーンインソケット。BGA、LGA、QFN、SONなど多種多様なパッケージに対応したソケットを用意している  
出所：山一電機